

بنام ایزد مهربان
(کاربرگ طرح درس)

نیمسال تحصیلی دوم ۹۷-۹۸

دانشکده مهندسی برق و کامپیوتر

فارسی: طراحی سیستم های پر تراکم		مقطع: کارشناسی تعداد واحد: 3 واحد نظری	
لاتین: VLSI Systems Design		پیش‌نیازها و هم‌نیازها :	
نام درس		شماره تلفن اتاق: 02331533994	
مدرس: پرویز کشاورزی		منزلگاه اینترنتی: https://pkeshavarzi.profile.semnan.ac.ir	
پست الکترونیکی: pkeshavarzi@semnan.ac.ir			
اهداف درس: آشنایی با اصول چرخه طراحی و گزینه های جایگزین در طراحی سیستم های مجتمع، تخمین سریع و تفصیلاً مشخصه های مدارها و سیستم های مجتمع، اصول طراحی زید سیستم های پیچیده شامل مدارهای محاسباتی مجتمع و حافظه ها،			
نحوه ارزشیابی	فعالیت‌های کلاسی و آموزشی	ارزشیابی مستمر (کوئیز)	امتحان میان‌ترم
درصد نمره	15	5	امتحان پایان‌ترم 50-65

(بودجه بندی درس)

ردیف	مبحث	توضیحات
۱	معرفی درس و مباحث آن	جلسه اول
۲	مرور بر سازه های VLSI	یک هفته
۳	فرایند ساخت تراشه و پروسه فوتولیتوگرافی، مراحل و ماسک های اصلی	یک هفته
۴	مرور مختصر بر فیزیک و ادوات ترانزیستور ماسفت	دو تا سه هفته
۵	مشخصه های اینورتر	دو هفته
۶	انواع مدارهای ترکیبی و تاخیر و تلاش منطقی	دو تا سه هفته
۷	مرور مختصر بر زبان تشریح سخت افزار VHDL	یک تا دو هفته
۸	مدارهای ترتیبی و مشخصه ها و تخمین آنها	یک هفته
۹	تحلیل زمانی	یک هفته
۱۰	مدارهای محاسباتی	دو تا سه هفته
۱۱	حافظه ها	دو هفته