

## پروژه اختیاری: تاریخ تحویل 10 تیر 1402

مطلوبست طراحی و پیاده سازی یک ضرب کننده 16 بیتی به ترتیب زیر:

یک ضرب کننده با جمع کننده های متوالی شیفت یافته طراحی کنید. طرح را در دو بخش مسیر داده (Data Path) و واحد کنترل سازماندهی کنید:

الف: مسیر داده: جمع کننده های متوالی شیفت یافته مدار ترکیبی طرح بوده و دو رجیستر با ریست آسنکرون و Enable عامل ها ورودی را شکل میدهند و رجیستری با ترکیب ذکر شده فوق در خروجی فرار دارد.

ب: واحد کنترل را به ترتیبی که در درس گفته شده است با فعال کردن Enable و ماشین های حالت پیاده سازی کنید.

طرح با زبان Verilog ( ترجیحا) یا VHDL انجام شود. از ModelSim برای کامپایل و سیموایشن ویا ISE برای همه مراحل میتوانید استفاده کنید.

ارایه کد کامل تا 2 نمره (از 20 نمره درس)

کامپایل و سیموایشن با ModelSim تا 1 نمره اضافی

پیاده سازی کامل با ISE تا یک ونیم نمره اضافی